

REGNECENTRALEN

DANISH INSTITUTE OF COMPUTING MACHINERY
DANISH ACADEMY OF TECHNICAL SCIENCES

Gl. Carlsbergvej 2 . Copenhagen Valby . Denmark . Telephone 30 23 66

Your ref.

Ref. no. H₇.

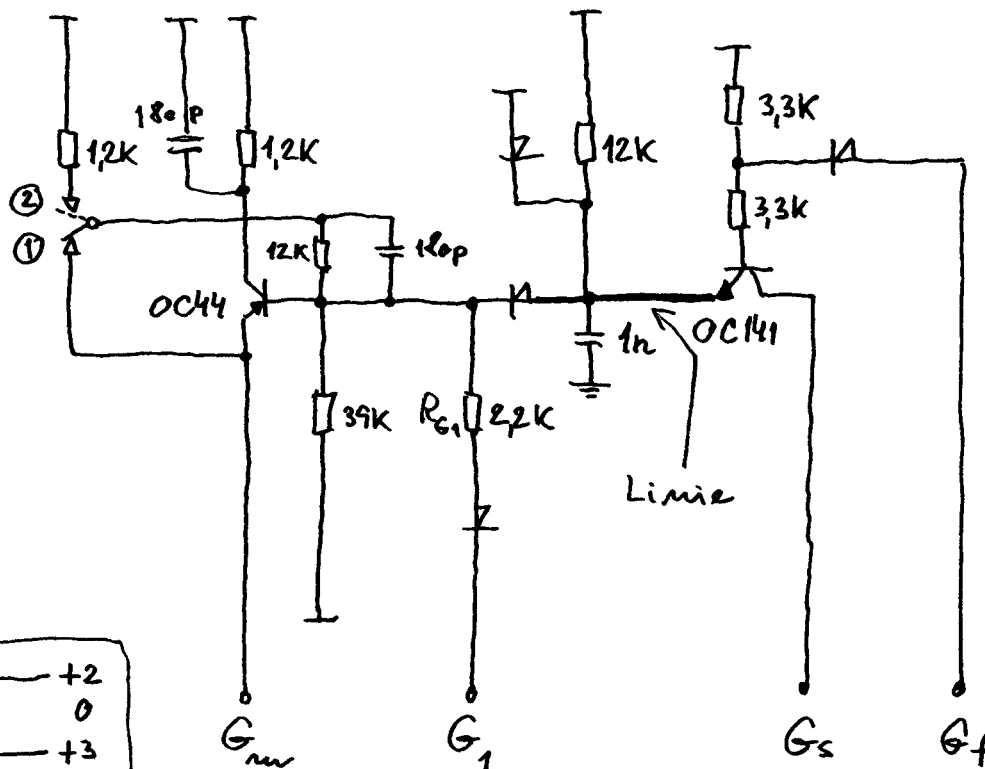
Date 11.2.1960.

Kære Scharøe !

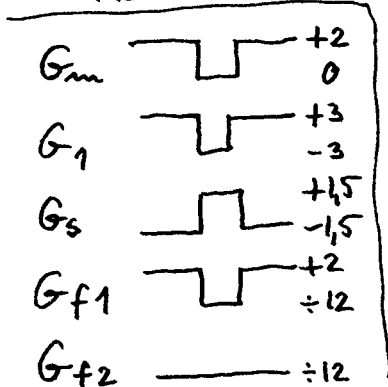
Undskyld jeg har været så længe om at skrive. Årsagen er den lykkelige, at der er gået skred i både adder og registre. Alt tyder på at vi kan benytte flow-gating uden at det bliver dyrere end det gamle system, men noget hurtigere. Desuden regner jeg med at kunne få additionstiden ned til lidt under 2 μ sek.

Vi har kørt et par prøveopstillinger med flow-gates. Den mest talende er her:

-12 —
-3 —
-1,5 —



+12 —



Your ref.

Ref. no.

H₇.

Date 11.2.1960.

0C44 er den ene side i en flip-flop. Denne^{0C44} er i forsøget et udvalgt exemplar med stor hole-storage. Der overføres kun fra een flip-flop til en anden i 1 representation, idet målstilling sker via linierne (lav repr.) og 1-stilling udføres med impulsen G_1 , der kommer samtidigt med G_s . Dette kan gøres, uden at der hengår mere tid end ved transport i begge repres., ved at operere med 3 impedans-niveauer: Flow-gaten 0C141 (i forsøget et udvalgt exemplar med lille hole-storage) udfører, forudsat G_f høj^{er}, et meget lav impedans, idet den går i måtning, og udgangsspændingen på emitteren (linien) bliver lig med +1,5V, når $G_s = +1,5V$. G_f kommer fra kollektoren af det sendende register. Middelimpedansen ligger i G_1 (2,2k Ω), således at en positiv impuls fra linien helt spiser G_1 , uden at tage skade. Det høje impedansniveau har vi på basen af 0C44 når denne er blokeret og G_1 kommer alene (liniens lav). G_1 skal da åbne 0C44 hurtigt.

Med omskifteren i stilling 1 er 0C44 blokeret. Er $G_f = \pm 12V = G_{f2}$ skal seriemodstanden i G_1 -ledningen, R_{G1} , være så lille, at der opnås en rimelig stigetid på 0C44's kollektor, når G_1 og G_m påtrykkes. Dette giver en max. værdi på R_{G1} .

Med omskifteren i still. 2 og $G_f = G_{f1}$, findes en min. værdi af R_{G1} , idet det forlanges at 0C44 skal blokeres en rimelig tid. ^{Når} 0C141 er tømt for ladninger i basen, vil 0C44 atter gå i måtning, da G_{f2} kan falde (ved højre skift f. eks.).

REGNECENTRALEN

DANISH INSTITUTE OF COMPUTING MACHINERY

DANISH ACADEMY OF TECHNICAL SCIENCES

Gl. Carlsbergvej 2 · Copenhagen Valby · Denmark · Telephone 30 23 66

3.

Your ref.

Ref. no.

Hj.

Date 11.2.1960.

Vi kan ikke styre G_f direkte gennem en modstand til basen af OC 141, ~~da~~ i registre med højre og venstre skift, da G_f kan falde samtidig med at G_s begynder. Vi vil da få blokeret OC 141 for hurtigt til at informationen kan overføres. I registre uden skift styres uden diode gate (se MD-reg.). I den viste opstilling var grænserne for R_{gr} : 1k Ω - 5k Ω . Da vi får hjælp af tilbagekoblingen i en rigtig flip-flop, er det meget fine marginaler. Der er ingen grund til at antage opladningsfænomener for hole-storage. Det er muligt at opnå en skiftetid på 1,5 μ sek: længden af G_m , G_1 og G_s = 0,5 μ sek, og intervaller på 1 μ sek (der skal foretages en opladning af basen af OC 141).

Der går således kun 1 OC 141 til hver flip-flop og det er med en pris af 28 kr for OC 141 en billigere opstilling end den "gamle". Desuden falder OC 141 inden længe. Hvor meget ved jeg ikke.

Vi har fået et tilbud fra Philips på OC 47 for 10,35 kr (OC 44 koster 5,25 kr) og med lovmæssig på at de holder marginalerne, så jeg vil foreslå vi bruger OC 47 overalt. Vi har bestilt 50 stk for at måle på dem. De 20 stk har vi fået, og de er alle bedre end OC 44. (Stigetid 10-20% kortere). Voresbe mener også vi skal vælge OC 47. Hvad mener du?

	I_{cc0}	f_d MHz, min	β_{min}	V_{ccmax}		
OC 47	3 μ A ved 5V	4,5 ved 3 mA	50 ved 15 mA	20V	Symmetriske	Samme effekt.
OC 44	2 - - 2V	7,5 - 1 mA holder dog kun 5 MHz	45 ved 1 mA holder dog kun ca. 35	15V	Usymmetriske større restspan- ding.	

REGNECENTRALEN

DANISH INSTITUTE OF COMPUTING MACHINERY
DANISH ACADEMY OF TECHNICAL SCIENCES

Gl. Carlsbergvej 2 · Copenhagen Valby · Denmark · Telephone 30 23 66

4.

Your ref.

Ref. no.

H7.

Date 12.2.1966.

Det eneste man kan være lidt nervøs for i forbindelse med flow-gating er støj. Med de små swing skal der ikke mange halvde Volt støj til før det går galt. Vi må være omhyggelige med ledningsføringen.

Der dukker et lille problem op i forbindelse med adressen. Indgangene MD og H til adressen kræver 15 mA eller 0 mA, d.v.s. belastningen er meget svingende; dette er meget uheldigt når man ønsker at gå direkte fra (MD) flip-flops ind i adressen. Man får da en meget kraftig nætning i flip-flop'en når belastningen er 0 mA, og det kan flow-gate'en ikke klare. Det er derfor nødvendigt at indskyde en emitterfølger, OC'et, således at transistorerne i flip-floperne har konstant I_C . Der ryger en del effekt i emittermodstandene, men jeg kan ikke se hvordan det skulle undgås.

Som sagt regner jeg med at få additionstiden ned under 2 μ sek. Årsagen er, at forsinkelsen i mentekæden er kommet ned på ca. 0,5 μ sek for 40 trin. Fiksen er, at man lige inden addition lader mentekæden tøngsstyre, således at transistorerne i mentedelen får lov at trække lidt strøm, således at der er hiller i basen, når den egentlige mentetransport starter og tøngsstyringen ophæves. Denne "opladning" af mentekæden sker ved en spænding på ca. $\pm 8V$, idet impulsen prime adress sikrer at signalet $\overline{MD} \oplus \overline{H}$ er lavt og tr. 11 er blokeret.

REGNECENTRALEN

DANISH INSTITUTE OF COMPUTING MACHINERY
DANISH ACADEMY OF TECHNICAL SCIENCES

Gl. Carlsbergvej 2 · Copenhagen Valby · Denmark · Telephone 30 23 66

5.

Your ref.

Ref. no.

H7.

Date

12.2.1960.

Det har kostet hovedpine at få toangsstyringen forenklet så meget. Jeg har forsøgt at toangstyre mentekæden ved +3V (styret på emitter af tr. 11) og derefter indrytne faldetiden på mentekæden som mente transport i stedet for som nu stigetiden. Det var besværligt fordi der også skulle styres på menteforsterkerne (effektens blev for stor uden styring af kollektorspændingen i menteforsterkeren). Styrepulsene blev hårdt belastet. Desuden ~~man~~ blev man lidt forsinket af holestorage i tr. 10 ved højt signal på MD #4 når mentekæden skulle falde, idet der jo løber strøm ind i basen af tr. 10. Der er dog kun tale om et engangsbidrag; denne metode gav en additions tid på 2 usek. Efter den sidste metode kan tiden nok komme ned til ca. 1,5 usek idet vi helt undgår forsinkelse p.g.a. hole-storage i tr. 10. Kjerulf er ved at montere en ny forsøgsopstilling. Den gamle jeg kørte med var blevet en værre fuglerede. Når jeg har målt på den, går vi igang med at fremstille en printplade. Iøvrigt har Kjerulf lavet tegninger til printplader for: adder, MD-, H-, og alm. registre. Der kan kun blive tale om mindre ændringer, så vi kan nok indenfor en overskuelig tid prøve de printpladerne. På 1 plade kan vi have: 1 adder, ell. 2 H-reg, ell. 4 MD-reg, ell. 5 alm. reg. (uden emitterfølgerudgang). I næste brev skal jeg give en oversigt over hvilke ind- og udgange vi regner med at have, i de forskellige registre.

REGNECENTRALEN

DANISH INSTITUTE OF COMPUTING MACHINERY
DANISH ACADEMY OF TECHNICAL SCIENCES

Gl. Carlsbergvej 2 . Copenhagen Valby . Denmark . Telephone 30 23 66

Your ref.

Ref. no.

H7.

Date

12.2.1960.

Andersen arbejder med drivkredse til styring af $G_m - G_s - o.s.o.$. Når de er klar, det varer ikke længe, går han igang med den endelige dimensionering af flow-gates. Derefter laver vi print-plader til ^{en} opstilling på 10 stk. MD- og H-registre med adder. Først da vil vi kunne bestemme additions-tiden; det er ikke til at forudsæ hvordan G_m påvirker adderen. Jeg regner med, at vi kan udføre "prime adder" samtidig med G_m for det sidt modtagende register (af H ^{ell.} MD), undtagen når der læses fra adder til \pm ell. MD.

1-stilling af registre sker med en ekstra G_1 indgang, ~~unders~~ midtstilling, der jo skal ske kollektivt, foregår over linierne. Det kan vi gøre ved at trængstyre udgangen af adderen ($0 \rightarrow \text{line}$, $\overline{L10}$). Vi sparer på denne måde et sæt flow-gates.

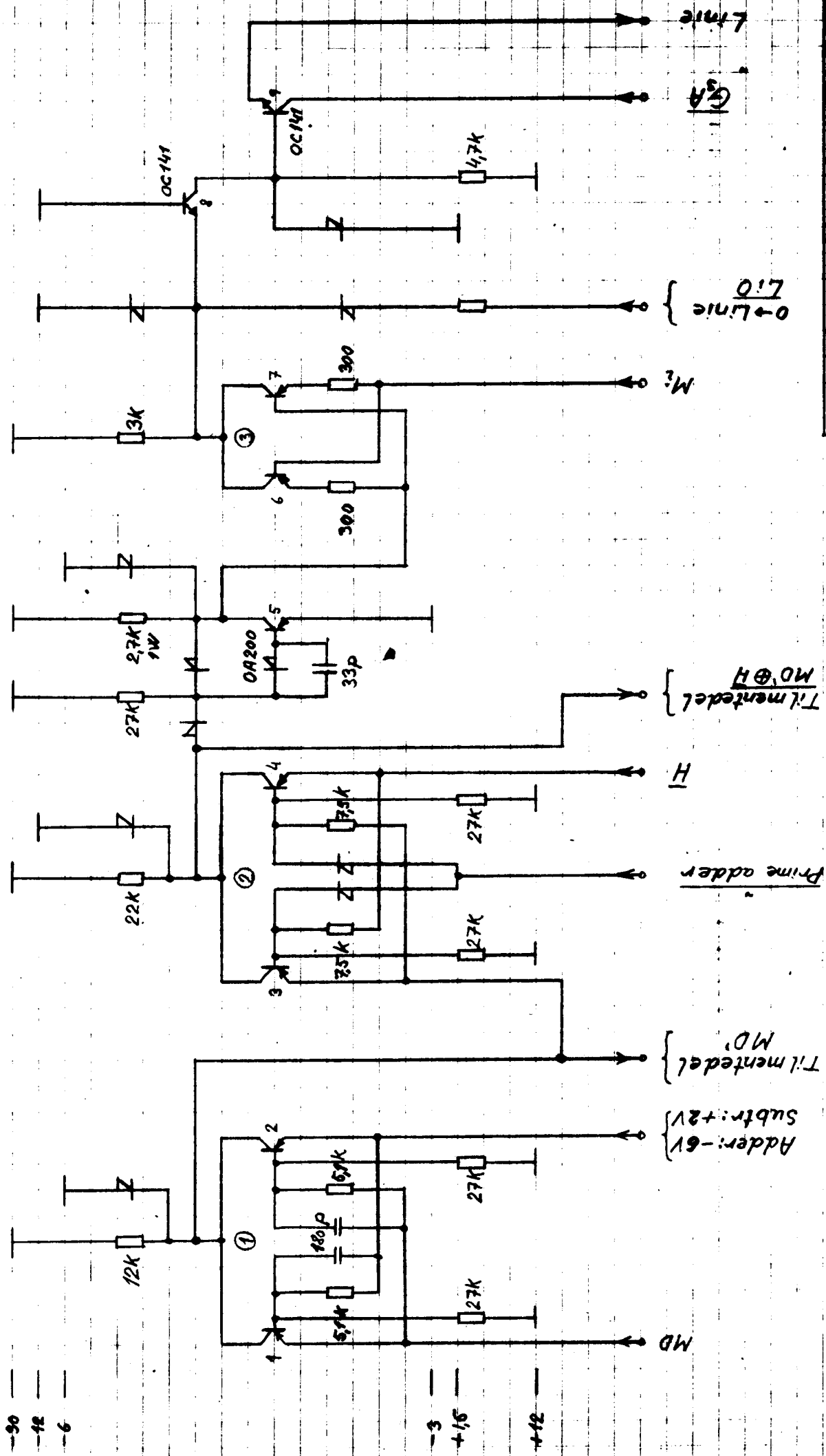
I følge vores tidsplan skal adder + registre være klar d. 1.6. Vi håber endnu. Troer du forøvrigt at GIER kan være færdig d. 27. august kl. 15^{te} (- altså i år !!)

I det sidste nr. af IRE Newsletter (1. juni 1959) er ref. 2 artikler, som jeg ikke kan få fat i. Vil du prøve at se om der er noget vi kan bruge. Titlen er

How to design for transistor reliability, af J.B. Hangsteler & L.H. Dixon, Electronic Equipment Engineering, March og April 1959.

Venlig hilsen

Isaksson.

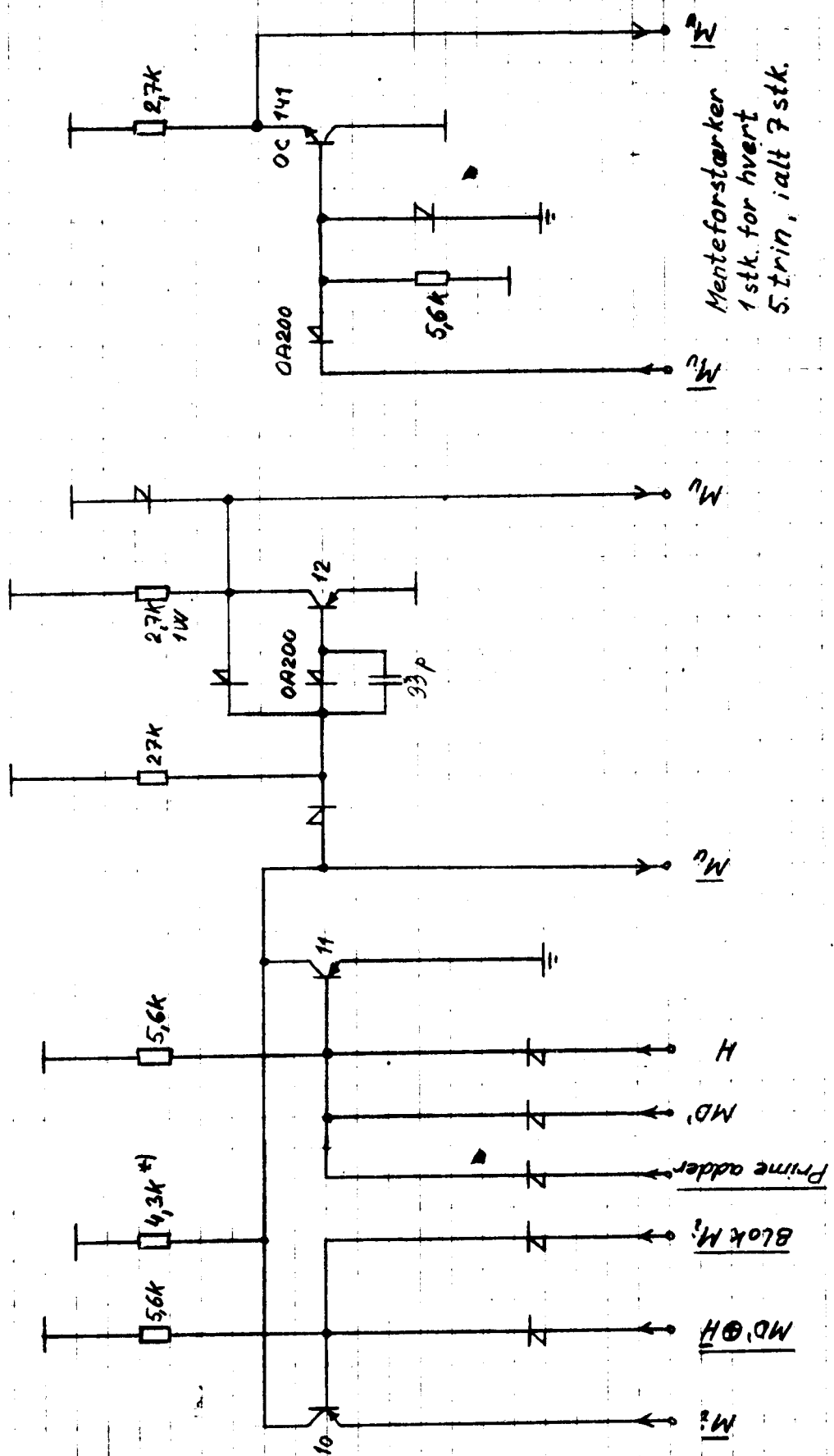


Transistorer OC44 hvis ikke andet anført.
 Diøder OA95

GIER 2-transistoraddør (4)
 d. 2.2.1960. HJ

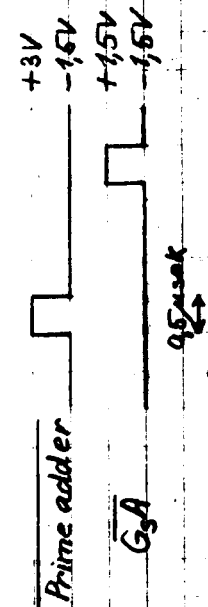
-30
-12
-6

-3
+15
+12
0



Menteforsterker
1stk. for hvert
5. trin, ialt 7 stk.

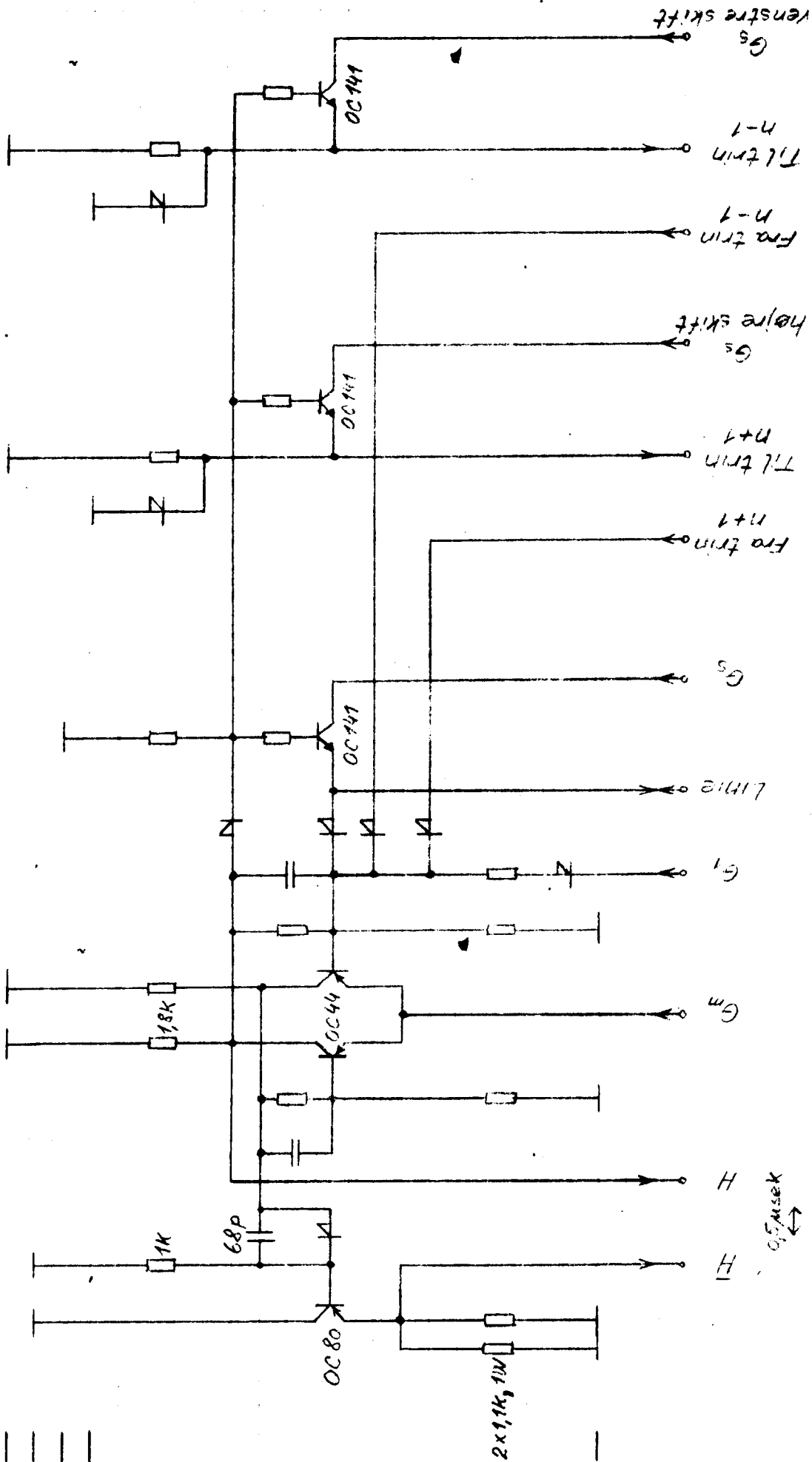
#) Værdi 1kΩ i sidste trin for menteforsterkere og føres til = 12V.



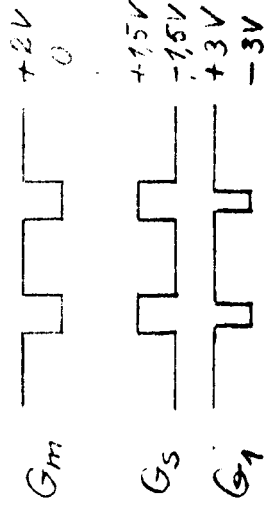
GIER mentedel (4)
d. 10.2.1960 HJ

-12
-6
-3
-15

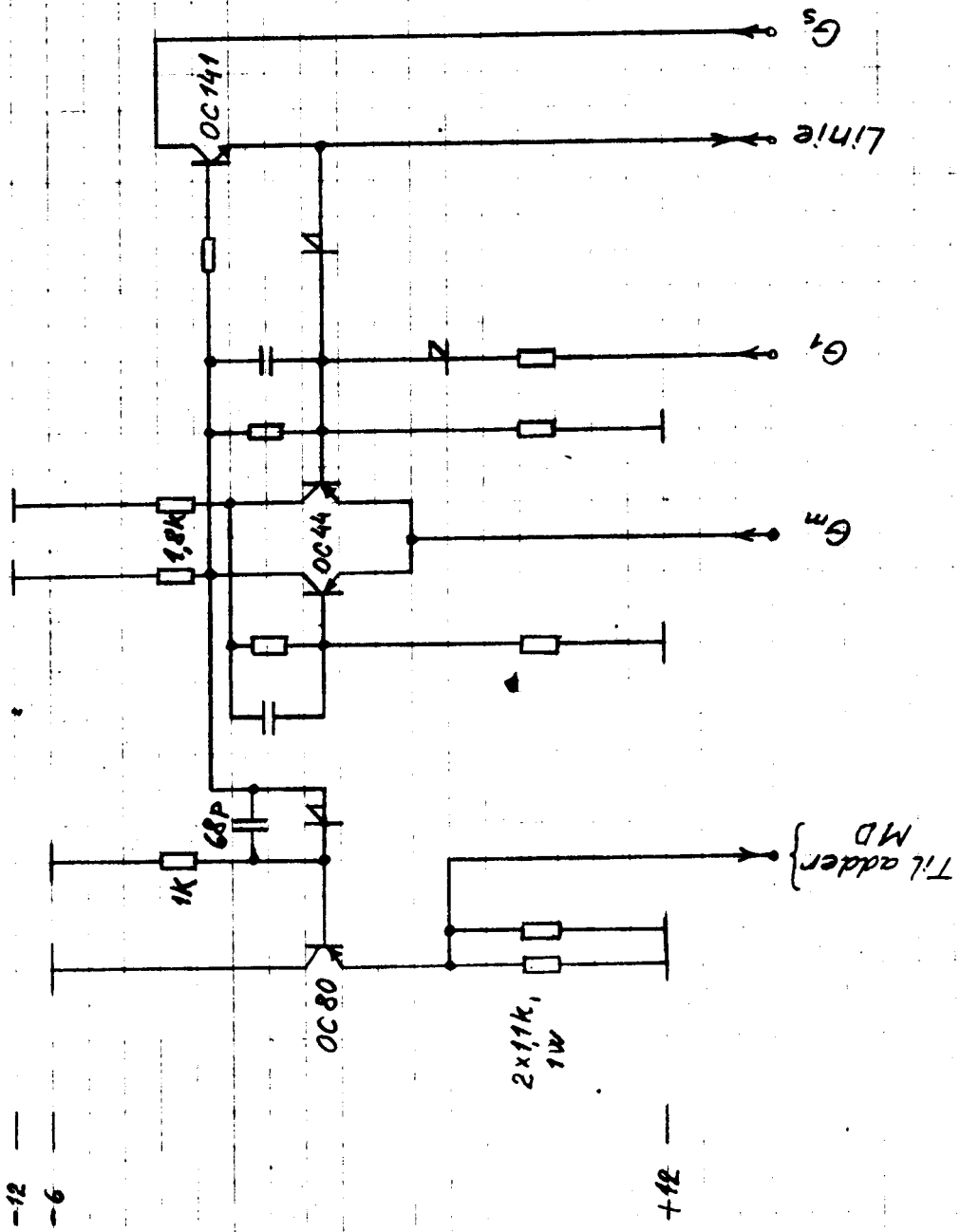
+12



0.5usek



GIER, H-register
d. 11.2.1960. HZ



GIER, MD-register.
d. 11.2.1960. HJ